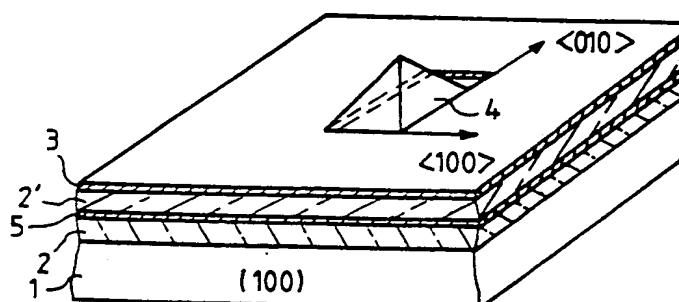


DEMANDE INTERNATIONALE PUBLIEE EN VERTU DU TRAITE DE COOPERATION EN MATIERE DE BREVETS (PCT)

(51) Classification internationale des brevets ⁴ : H01J 9/02, 1/30, 3/02		A1	(11) Numéro de publication internationale: WO 89/09479 (43) Date de publication internationale: 5 octobre 1989 (05.10.89)
(21) Numéro de la demande internationale: PCT/FR89/00142		42, rue des Acacias, F-75017 Paris (FR). COLLET, Christian [FR/FR]; 2, rue Verlaine, F-91470 Limours (FR).	
(22) Date de dépôt international: 24 mars 1989 (24.03.89)		(74) Mandataire: CHAVERNEFF, Vladimir; Thomson-CSF, F-92045 Paris-La Défense Cédex 67 (FR).	
(31) Numéros des demandes prioritaires:		(81) Etats désignés: AT (brevet européen), BE (brevet européen), CH (brevet européen), DE (brevet européen), FR (brevet européen), GB (brevet européen), IT (brevet européen), JP, LU (brevet européen), NL (brevet européen), SE (brevet européen), US.	
(32) Dates de priorité: 25 mars 1988 (25.03.88) 10 mars 1989 (10.03.89)		(71) Déposant (<i>pour tous les Etats désignés sauf US</i>): THOMSON-CSF [FR/FR]; 51, esplanade du Général-de-Gaulle, F-92800 Puteaux (FR).	
(33) Pays de priorité: FR		Publiée <i>Avec rapport de recherche internationale.</i> <i>Avant l'expiration du délai prévu pour la modification des revendications, sera republiée si de telles modifications sont reçues.</i>	
(72) Inventeurs; et			
(75) Inventeurs/Déposants (<i>US seulement</i>): DIEUMEGARD, Dominique [FR/FR]; 17, rue des Closeaux, F-78750 Mareil-Marly (FR). GARRY, Guy [FR/FR]; 108, rue Eugène-Labiche, F-92500 Rueil-Malmaison (FR). KARAPIPERIS, Léonidas [GR/FR]; 9, résidence du Petit-Chambord, F-92340 Bourg-la-Reine (FR). PRIBAT, Didier [FR/FR];			

(54) Title: PROCESS FOR MANUFACTURING SOURCES OF FIELD-EMISSION TYPE ELECTRONS, AND APPLICATION FOR PRODUCING Emitter NETWORKS

(54) Titre: PROCEDE DE FABRICATION DE SOURCES D'ELECTRONS DU TYPE A EMISSION DE CHAMP, ET SON APPLICATION A LA REALISATION DE RESEAUX D'EMETTEURS



(57) Abstract

Process for manufacturing field-emission point emitters from a monocrystalline substrate (1) of suitable orientation covered with an insulating layer (2) from which square elemental zones, having a suitable orientation in relation to the substrate, have been removed. Silicon is deposited by selective epitaxy in these zones. The epitaxial growth of silicon at a high speed parallel to the substrate and at a slow speed on faces at 45° in relation to the substrate enables the production of pyramide points which, after having been covered with tungsten, form emitter points. Application, production of bidimensional networks of point emitters, in particular for display screens.

(57) Abrégé

L'invention a pour objet un procédé de fabrication d'émetteurs à pointes à émission de champ, à partir d'un substrat monocristallin (1) d'orientation convenable recouvert d'une couche isolante (2) où des zones élémentaires carrées, d'orientation convenable par rapport au substrat, ont été enlevées. Du silicium est déposé par épitaxie sélective dans ces zones. La croissance épitaxiale du silicium à vitesse rapide parallèlement au substrat et à vitesse lente selon des faces à 45° du substrat permet de réaliser des pointes pyramidales qui après avoir été recouvertes de tungstène forment des pointes émettrices. Application à la réalisation de réseaux bidimensionnels d'émetteurs à pointes, notamment pour écrans de visualisation.

UNIQUEMENT A TITRE D'INFORMATION

Codes utilisés pour identifier les Etats parties au PCT, sur les pages de couverture des brochures publient des demandes internationales en vertu du PCT.

AT	Autriche	FR	France	ML	Mali
AU	Australie	GA	Gabon	MR	Mauritanie
BB	Barbade	GB	Royaume-Uni	MW	Malawi
BE	Belgique	HU	Hongrie	NL	Pays-Bas
BG	Bulgarie	IT	Italie	NO	Norvège
BJ	Bénin	JP	Japon	RO	Roumanie
BR	Brésil	KP	République populaire démocratique de Corée	SD	Soudan
CF	République Centrafricaine	KR	République de Corée	SE	Suède
CG	Congo	LI	Liechtenstein	SN	Sénégal
CH	Suisse	LK	Sri Lanka	SU	Union soviétique
CM	Cameroun	LU	Luxembourg	TD	Tchad
DE	Allemagne, République fédérale d'	MC	Monaco	TG	Togo
DK	Danemark	MG	Madagascar	US	Etats-Unis d'Amérique
FI	Finlande				

**PROCEDE DE FABRICATION DE SOURCES
D'ELECTRONS DU TYPE A EMISSION DE CHAMP, ET
SON APPLICATION A LA REALISATON DE RESEAUX
D'EMETTEURS**

L'invention se rapporte à la fabrication de sources d'électrons du type à émission de champ, et plus particulièrement à un procédé de fabrication d'émetteurs à pointes utilisables dans des réseaux denses de telles sources, et est applicable notamment aux systèmes triodes ou aux écrans de visualisation.

Pour la réalisation de réseaux bidimensionnels d'émetteurs à émission de champ, la source d'électrons est généralement constituée d'un cône métallique émetteur déposé sur un substrat, entouré d'une cavité isolante formée dans une couche mince diélectrique, cette couche comportant à sa partie supérieure une couche mince métallique formant l'électrode d'extraction. Ce micro-émetteur est réalisé de façon répétitive sur le substrat avec une densité de l'ordre de 10^6 émetteurs par cm^2 . Les micro-émetteurs sont éventuellement groupés en cellules élémentaires, par exemple de l'ordre de 10^3 émetteurs ou plus par cellule, chaque cellule constituant une aire d'émission située au noeud d'un réseau matriciel de lignes de cathodes (pointes) et de colonnes d'anodes (électrodes d'extraction).

On connaît des procédés de fabrication de tels émetteurs à émission de champ. Dans une première famille de procédés de fabrication du type décrit par C.A SPINDT et al - par exemple dans "Journal of applied Physics, vol. 47, n° 12, p.5248, Décembre 1976" -, après avoir gravé la couche métallique déposée sur une couche de diélectrique reposant elle-même sur un substrat en silicium, la couche de diélectrique est gravée par gravure ionique ou chimique puis une couche mince est déposée sur le substrat, dans les trous ainsi formés

dans la couche de diélectrique, l'échantillon tournant autour de l'axe du trou de façon à réaliser un dépôt sous forme de cône. Du fait de la rotation, il n'est pas possible de traiter simultanément un grand nombre d'échantillons.

Un autre de procédé pour réaliser des pointes a été décrit dans l'art antérieur : il met en oeuvre une gravure chimique par attaque d'un substrat monocristallin le long de plans préférentiels. Cette technique nécessite un contrôle très rigoureux de l'attaque chimique si l'on veut minimiser la formation de "pointes parasites" due à des inhomogénéités de gravure.

Les procédés connus ne permettent donc pas de réaliser simplement un réseau d'émetteurs à pointes.

L'invention a pour objet un autre type de procédé de fabrication d'émetteur à émission de champ, qui ne présente pas les inconvénients des procédés sus-mentionnés.

En particulier, la présente invention a pour objet un procédé de réalisation de sources d'électrons et de cathodes à émission de champ, permettant d'obtenir de façon simple des pointes de cathodes bien centrées par rapport à l'axe du trou de grille, les cathodes étant formées par croissance cristalline facettée, les sources d'électrons étant des pointes associées à des couches métalliques ou extracteurs comportant des ouvertures dans l'axe desquelles sont situées ces pointes.

La présente invention a également pour objet des dispositifs utilisant des cathodes à émission de champ présentant de bonnes caractéristiques d'autoalignement dont la fabrication est simplifiée par le procédé d'autoalignement de l'invention.

Le procédé de fabrication de sources conforme à l'invention consiste à réaliser les pointes de ces sources par croissance épitaxiale et facettée de matériau conducteur ou semi-conducteur sur des zones de germination délimitées de la surface monocristalline et au moins partiellement électriquement conductrice d'un support.

Le procédé conforme à l'invention est également

caractérisé par le fait que l'on dépose au moins une couche de matériau diélectrique, sur un substrat monocristallin, que l'on grave au moins une cavité dans la couche déposée, et que l'on forme par croissance cristalline germinée sur le substrat et facettée, une pointe de cathode au fond de chaque cavité, une couche de matériau électriquement conducteur servant de grille étant formée sur la couche de matériau diélectrique.

Selon un aspect avantageux de l'invention, on dépose sur la couche de matériau électriquement conducteur une couche de matériau diélectrique, et on grave des ouvertures dans les trois couches formées sur le substrat jusqu'à mettre à nu le substrat.

La source d'électrons conforme à l'invention est caractérisée par le fait qu'elle comporte, dans l'ordre, un substrat monocristallin avec au moins une pointe de cathode en saillie, une couche diélectrique et une couche en matériau électriquement conducteur, la pointe de cathode étant logée dans une cavité de section à forme quelconque, pratiquée dans ces deux couches, et étant centrée par rapport à l'ouverture dans la couche conductrice.

Selon un mode de réalisation de l'invention le composant est un composant électroluminescent comportant une couche d'anode en matériau électroluminescent refermant la cavité au fond de laquelle a été formée la pointe de cathode.

Les composants conformes à l'invention peuvent avoir une structure matricielle en lignes et colonnes, chaque croisement de la matrice comportant au moins une source d'électrons telle que définie ci-dessus.

La présente invention sera mieux comprise à la lecture de la description détaillée d'un mode de réalisation, pris comme exemple non limitatif et illustré par le dessin annexé sur lequel :

- Les figures 1A, 1B et 1C représentent la structure générale d'un émetteur à pointe ;
- Les figures 2a à 2h représentent différentes étapes d'une première variante du procédé de fabrication d'émetteur à

émission de champ selon l'invention ;

- Les figures 3a à 3g représentent différentes étapes d'une deuxième variante du procédé de fabrication d'émetteur à émission de champ selon l'invention ;

- La figure 4 est une vue en perspective de la structure élémentaire obtenue selon l'invention ;

- les figures 5 à 11 sont des vues schématiques en coupe illustrant différentes étapes successives du procédé de l'invention ;

- les figures 12 à 14 sont des vues schématiques illustrant une étape d'attaque chimique sélective permettant d'obtenir un facettage déterminé, conformément au procédé de l'invention ;

- les figures 15 et 16 sont des vues simplifiées illustrant une variante du procédé conforme à l'invention ;

- la figure 17 est une coupe simplifiée en perspective d'une variante de source d'électrons conforme à l'invention, et

- la figure 18 est une vue schématique en coupe d'un élément électroluminescent comportant une source d'électrons conforme à l'invention, et

- les figures 19 à 23 sont des vues schématiques illustrant des étapes de fabrication de composants conformes à l'invention.

La structure d'un émetteur élémentaire est représentée sur la figure 1A : un substrat monocristallin 1 en matériau électriquement conducteur (métal ou semiconducteur) porte une couche isolante 2 recouverte d'une couche mince conductrice 3 ; un trou ménagé dans les couches 2 isolante et métallique 3 permet de réaliser une pointe conductrice 4 reposant sur le substrat pour l'émission d'électrons lors de l'application d'un potentiel entre la pointe 4 (cathode) et la couche supérieure conductrice 3 (grille).

La structure de la figure 1B diffère de celle de la figure 1A en ce que le substrat 1' comporte un support 1" en matériau isolant revêtu d'une couche 1'" épitaxiée en matériau

électriquement conducteur. La couche 1" peut elle-même reposer sur un support d'un type différent 10' (voir figure 1C).

Le procédé de fabrication selon l'invention procède par épitaxie sélective sur un substrat de silicium ou de tout autre matériau monocristallin et conducteur approprié, au lieu de procéder par dépôt de métal ou par gravure chimique du silicium, comme représenté sur les figures 2a à 2h et sur les figures 3a à 3g où les mêmes éléments que sur la figure 1 ont été désignés par les mêmes repères.

Pour cela, le substrat de départ 1 est typiquement un substrat de silicium monocristallin d'orientation (100), dont les dimensions peuvent être de 100 à 150 mm ou plus, et dont la résistivité est de quelques 10^{-3} ohm.cm à quelques ohms.cm. Ce substrat est représenté sur les figures 2a et 3a.

La première étape du procédé dans les deux variantes consiste à oxyder la surface du substrat par oxydation thermique du silicium pour obtenir une épaisseur de silice SiO_2 correcte, généralement inférieure à 1 μm mais pouvant toutefois être supérieure. On peut aussi obtenir cette couche de silice par toute autre méthode de dépôt appropriée : évaporation sous vide, pulvérisation cathodique ou procédé CVD tel que : PECVD ("Plasma Enhanced Chemical Vapor Deposition"), LTO ("Low Temperature Oxide") ou HTO ("High Temperature Oxide"), etc... Le substrat monocristallin 1 muni de sa couche isolante de silice, 2, est représenté sur les figures 2b et 3b.

La deuxième étape du procédé consiste à graver cette couche de silice dans les zones où devront être formées les pointes. Pour cela, on dépose dans un premier temps une couche uniforme de résine, sensible à la lumière, aux rayons X, aux électrons, ou aux ions, d'épaisseur fonction de la méthode d'insolation utilisée. Cette couche uniforme de résine est ensuite exposée à travers un masque pour une couche sensible à la lumière ou aux rayons X, ou insolée par écriture directe à l'aide d'un faisceau d'électrons ou un faisceau d'ions pour obtenir le réseau de figures élémentaires souhaité. Chaque figure

élémentaire est une zone élémentaire convenablement orientée par rapport aux directions cristallographiques du substrat. Dans le cas présent, chaque figure élémentaire est un carré dont les côtés sont parallèles aux directions <100> ou <110> du substrat, de longueur comprise entre une fraction de micromètre et quelques micromètres ; le pas du réseau de figures élémentaires est compris entre quelques micromètres et quelques dizaines de micromètres. La résine est alors développée et la couche de silice 2 attaquée soit par attaque chimique soit de préférence par RIE (Reactive Ion Etching) dans les ouvertures ainsi formées dans la couche de résine. Ces ouvertures étant réalisées, le reste de la résine est enlevé. La structure correspondante est représentée sur les figures 2c et 3c.

La phase suivante est la phase dans laquelle les pointes, 4, de silicium sont réalisées. Pour cela, dans les fenêtres ouvertes dans la couche de silice, on réalise, sur les zones 1A du substrat 1 mises à nu, par épitaxie sélective facettée de silicium, des pyramides constituant les pointes. Cette épitaxie est dite sélective, car il n'y a pas de dépôt de silicium sur la surface de la silice 2, mais uniquement sur le fond de la fenêtre d'ouverture constituée de silicium monocristallin d'orientation <100> et qui sert de germe pour la croissance cristalline. D'autre part les conditions opératoires de croissance sont choisies pour que se développe un facettage optimum ; ces facettes sont orientées à 45° ou à 54,74° de la surface du substrat, et sont des facettes à vitesse de croissance lente, le plan du substrat étant le plan de croissance à vitesse rapide. Ainsi, par épitaxie à partir d'une zone élémentaire carrée gravée dans la surface de silice, on obtient des pointes pyramidales, 4, représentées sur les figures 2d et 3d. L'épitaxie sélective de silicium peut être faite soit à la pression atmosphérique, soit à une pression réduite. A la pression atmosphérique le mélange gazeux optimal est un mélange de silane SiH₄, d'hydrogène, H₂, et d'acide chlorhydrique HCl, à une température comprise entre 1000 et 1100°C. A une

pression réduite, le mélange gazeux optimal peut être constitué de dichlorosilane, SiH_2Cl_2 , d'hydrogène H_2 et d'acide chlorhydrique HCl , à une température comprise entre 850 et 950°C. A partir de cette phase d'épitaxie, deux variantes sont possibles.

Dans la variante représentée sur les figures 2e à 2f la phase suivante est une phase de dépôt métallique à la surface de la silice et des pointes de silicium. Cette couche mince métallique uniforme 5 d'épaisseur inférieure à 1 μm est déposée par évaporation, par pulvérisation ou par épitaxie en phase vapeur ; elle peut être avantageusement constituée de tungstène, bon émetteur d'électrons.

Puis dans une phase suivante une couche mince uniforme de diélectrique 2', est déposée sur la couche métallique ; cette couche peut être une couche de silice, comme la couche 2, ou une couche de nitrure de silicium ou encore une couche d'alumine. L'épaisseur de cette couche sera de l'ordre de 1 à quelques microns.

La phase suivante est alors le dépôt d'une seconde couche mince métallique uniforme 3 d'épaisseur inférieure à 1 μm , déposée par les mêmes techniques que précédemment c'est-à-dire par évaporation, ou par pulvérisation, ou par dépôt chimique en phase vapeur. Cette seconde couche de métal est destinée à former l'électrode extractrice, c'est-à-dire la grille de l'émetteur. Il reste alors à enlever la deuxième couche de métal et la couche de diélectrique sur la pointe formant la cathode 4 de l'émetteur.

Pour cela la phase suivante est une phase de dépôt uniforme de résine de masquage comme dans la phase où des ouvertures ont été formées dans la couche de silice, cette résine étant sensible à la lumière, aux rayons X, aux électrons ou aux ions. Une phase de masquage selon le même masque que celui utilisé pour la gravure de la couche de silice permet de réaliser dans la phase suivante après développement de la résine, l'attaque sélective de la deuxième couche mince métallique puis

l'enlèvement de la couche diélectrique pour révéler la pointe 4, recouverte de la première couche mince métallique. Cette attaque peut être faite chimiquement. La structure finale après attaque de la couche de métal et de la couche de diélectrique est représentée sur la figure 2h.

Le pas entre émetteurs élémentaires est tel qu'il est possible de réaliser le réseau nécessaire à la commande de ces émetteurs dans les intervalles entre émetteurs élémentaires, par gravure des couches minces métalliques. Ces couches métalliques peuvent être constituées de tungstène particulièrement adapté à l'extraction d'électrons, et qui ne s'érode pas sous l'effet des électrons.

Dans la deuxième variante du procédé de réalisation, après la phase de croissance par épitaxie sélective de silicium dans les zones où la couche de silice a été enlevée, comme représentée sur la figure 3d, on passe directement à une phase de dépôt d'une couche de diélectrique 2' sur l'ensemble formé de la couche de silice et des pointes de silicium, sans dépôt préalable de couche mince métallique. Cette couche de diélectrique 2' représentée sur la figure 3e, est constituée d'un matériau éventuellement différent de la silice pour que, lors de la découpe ultérieure du diélectrique, cette découpe n'affecte pas la couche sous-jacente de silice 2. Ceci n'est toutefois pas absolument nécessaire, l'attaque autour du piédestal de la pointe du matériau diélectrique n'étant pas un problème en soi.

La phase suivante, permettant la découpe du diélectrique 2', consiste à effectuer un dépôt de résine, à l'insérer à travers un masque, et à le développer, puis à réaliser une attaque localisée du diélectrique dans les zones où la résine a été enlevée. La structure à la fin de cette phase est représentée sur la figure 3f.

La dernière phase du procédé consiste à déposer une couche mince métallique, qui du fait de la structure obtenue à la fin de la phase précédente va permettre de déposer le métal à la fois sur la surface plane pour former la grille 3 de

l'émetteur, et sur les pointes 4 de silicium pour former la cathode émissive.

Dans cette variante du procédé, les cathodes des émetteurs à pointes ne sont pas reliées entre elles par une couche métallique plane et les connexions, ainsi que l'apport d'électrons à ces pointes d'émetteurs, doivent être effectuées par ailleurs. Dans ce cas, le substrat de départ est préférentiellement un substrat fortement dopé N⁺ de façon à amener les électrons aux pointes métalliques en tungstène par exemple.

La figure 4 est une vue en perspective montrant les facettes d'une pointe d'un émetteur réalisé selon la première variante du procédé.

La réalisation des connexions et des réseaux d'électrodes nécessaires pour constituer les cellules élémentaires puis le réseau matriciel de lignes de cathodes et de colonnes de grille, par exemple pour former un écran de visualisation, sera décrite en détails dans ce qui suit. Mais il ressort de la description qui précède que le procédé de fabrication d'émetteur à pointe selon l'invention est particulièrement bien adapté à la réalisation de réseaux d'émetteurs puisqu'ils n'utilisent que des phases de fabrication dans lesquelles plusieurs échantillons sont traités simultanément dans la même chambre d'épitaxie sans qu'il soit nécessaire que chaque échantillon soit en rotation : les conditions nécessaires pour que le procédé soit correctement appliqué étant que le substrat monocristallin sur lequel on fait croître le silicium par épitaxie sélective soit orienté convenablement et que l'on obtienne bien une pyramide à facettes lors de la croissance, le mélange gazeux utilisé lors de l'épitaxie ayant la proportion d'acide chlorhydrique et de SiH₄ ou ~~SiH₄~~ ou SiH₂Cl₂ adaptée.

Selon une autre variante du procédé pour réaliser la source conforme à l'invention, on part d'un substrat monocristallin 101. Le substrat 101 est par exemple en Si ou GaAs ou en tout autre matériau monocristallin adapté. Ce

substrat 101 est d'orientation de surface (x,y,z), x,y et z étant des entiers quelconques. De préférence mais de façon non limitative, ces entiers sont égaux à 0 ou à 1, ce qui correspond à des faces telles que (100), (110) ou (111), facilement accessibles. On pourra utiliser aussi des substrats orientés (211)? (221) ou (311).

La première étape du procédé de l'invention (figure 5) consiste à déposer une couche de diélectrique 102 sur le substrat 101. Ce diélectrique est par exemple du SiO₂ ou Si₃N₄, et son épaisseur est avantageusement d'environ 1 à 2 microns. Ce dépôt peut être effectué par des procédés connus tels que la pyrolyse d'un mélange gazeux SiH₄ + N₂O ou SiH₄ + NH₃ à une température d'environ 850°C, ou le dépôt assisté par plasma à une température d'environ 250°C.

La seconde étape (figure 6) consiste à déposer une couche métallique 103 servant de métallisation de grille d'extraction. L'épaisseur de la couche 103 est par exemple d'environ 0,1 à 1 micron. Le matériau déposé est avantageusement du Mo, Pt ou Ni.

La troisième étape (figure 7) consiste à déposer une couche passivante 104 de matériau diélectrique. Cette couche 104 permet d'éviter la nucléation de matériau (par exemple Si) polycristallin sur la couche métallique de grille 103 pendant l'opération d'épitaxie facettée, et permet donc de rendre cette opération d'épitaxie (décrise ci-dessous en référence à la figure 10) effectivement sélective. Le matériau de la couche 104 doit être différent de celui de la couche 102, afin de permettre d'enlever sélectivement par attaque chimique cette couche 104 lors de la septième étape décrite ci-dessous. Si, par exemple, la couche 102 est en Si₃N₄, la couche 104 peut être en SiO₂, et si la couche 102 est en SiO₂, la couche 104 peut être en Si₃N₄. L'épaisseur de la couche 104 est par exemple d'environ 0,1 à 1 micron.

La quatrième étape (figure 8) consiste à graver une cavité 105 dans les couches 102 à 104, pour mettre à nu une

surface 106 du substrat 101. La forme et les dimensions de la surface 106 peuvent être quelconques. L'invention est particulièrement avantageuse lorsqu'il s'agit de réaliser un réseau de microcathodes à pas très fin (diamètre ou dimension caractéristique des cavités 105 de l'ordre de 0,5 à 2 microns et pas de répétition de l'ordre de 10 microns ou moins), en particulier du fait que l'on peut utiliser, pour effectuer la gravure des cavités 105, un masque (non représenté) en résine photosensible déposé sur la couche 104 et insolé de façon appropriée pour définir les ouvertures (de forme quelconque) des cavités 104. La gravure est ensuite effectuée par RIE ("Reactive Ion Etching"). Ceci permet un autoalignement de la pointe de chaque cathode par rapport à l'ouverture de la grille correspondante, comme il apparaîtra à la lecture de la description ci-dessous.

La cinquième étape (figure 9) qui n'est pas nécessairement mise en oeuvre dans tous les cas, consiste à augmenter la section de la cavité 105 dans la couche 102 par une légère attaque chimique. On obtient dans cette couche 102 une cavité 107 et cette cavité 107 laisse à nu une surface 108 sur le substrat 101. De façon avantageuse, si la couche 102 est en SiO_2 , on effectue cette attaque avec du HF.

La sixième étape (figure 10) consiste à faire croître en conditions d'épitaxie sélective facettée une pyramide 109 sur la surface 108 qui sert de germe de cristallisation (ou sur la surface 106 si on ne procède pas à l'étape 5). Cette sélectivité du dépôt (dépôt uniquement sur la surface 108 ou 106) est obtenue, par exemple dans le cas où le substrat et le matériau de dépôt sont du silicium, en utilisant un réacteur CVD ("Chemical Vapor Deposition") à pression atmosphérique ou à pression réduite, dans lequel on introduit un mélange gazeux à proportions bien définies, comportant par exemple du $\text{SiH}_4 + \text{HCl}$ ou du $\text{SiH}_2\text{Cl}_2 + \text{HCl}$ dilué dans du H_2 porteur, à température comprise entre 900 et 1100°C environ (voir par exemple l'article de L. KARAPIPERIS et al. publié dans

"Proceedings of the 18th International Conference on Solid State Devices and Materials", Tokyo, 1986, page 713). Dans le cas de l'arséniure de gallium, la sélectivité du dépôt peut être obtenue en utilisant un réacteur de type VPE ("Vapor Phase Epitaxy") à une température comprise entre 600 et 800°C environ, par la méthode des chlorures (par exemple AsCl_3 dilué dans H_2 et une source de gallium solide). On peut aussi utiliser une méthode du type MOCVD ("Metal Organic Chemical Vapor Deposition") à pression réduite. Pour plus de détails sur ces différentes méthodes de dépôt sélectif, on peut se reporter par exemple à la Demande de Brevet français n° 88 04437. Les conditions précitées de températures de réaction, et les pressions partielles des divers gaz utilisés, sont réglées en fonction de l'orientation du substrat, de façon à obtenir de préférence un facettage (111) sur les quatre faces de la pyramide 9. Ce facettage correspond à un angle au sommet de la pyramide d'environ 70°, ce qui est favorable à l'émission de champ.

On peut par ailleurs utiliser un dépôt sélectif de tungstène W, qui permet aussi de ne faire pousser les pointes que sur les germes de substrat monocristallin dégagés par attaque du diélectrique 104, de la couche métallique 103 et de l'autre diélectrique 102 (voir par exemple I. BEINGLASS, P.A. GARCINI, Extended abstract 380, ECS Fall Meeting, Denver CO (Octobre 1981) pour des détails sur ce procédé).

La réaction de décomposition s'effectue dans un réacteur de type CVD à basse pression à partir de WF_6 dilué dans H_2 à une température de l'ordre de 600°C ou plus. Il est nécessaire de bien contrôler la vitesse de dépôt, la température et la taille des ouvertures de germination afin d'obtenir une croissance facettée.

La septième étape (figure 11), qui n'est pas nécessairement mise en œuvre, consiste à enlever la couche 104 de matériau diélectrique, avantageusement par attaque chimique sélective.

Dans le cas où le facettage obtenu par croissance sélective ne donne pas de plans (111) pour les quatre faces de la pyramide 109 (figures 10,11), l'invention prévoit une étape supplémentaire d'attaque chimique sélective permettant d'obtenir ce facettage.

Par exemple (voir figure 12), si l'on utilise un substrat de silicium d'orientation superficielle (100) et si l'on procède à un dépôt à partir d'un mélange $\text{SiH}_4 + \text{HCl}$ dans H_2 à 1060°C environ, on obtient aisément un facettage (110) de la pyramide 109, ce qui correspond à un angle au sommet A de 90° (figure 13). Cependant, du point de vue de l'émission de champ, il est préférable d'obtenir une pyramide d'angle au sommet inférieur à 90° . Ainsi, pour cet exemple de la figure 12, on utilise après dépôt une solution d'attaque à base d'ions hydroxydes (par exemple KOH ou NaOH) à une température comprise entre 25 et 80°C environ. Ce type de solution présente en effet la particularité d'attaquer le cristal de silicium beaucoup plus rapidement (de 100 à 1000 fois) selon les directions <100> ou <110> que selon les directions <111> (voir par exemple l'article de K.E. BEAN dans IEEE Transactions on Electron Devices, ED-25 10, 1185 de 1978). Ainsi pour l'exemple précité (figure 12), la structure limitée par le plan (110) disparaît pour être remplacée par une structure 109A limitée par des plans (111) passant par le sommet de la pyramide ; il n'est pas nécessaire d'effectuer une opération de masquage supplémentaire. La hauteur H de la pyramide reste inchangée, mais les dimensions de sa base diminuent. On passe d'une pyramide 109 à angle au sommet A de 90° à une pyramide 109A à angle au sommet A' d'environ 70° (figure 14).

Pour réaliser l'attaque chimique de la pyramide 109, on peut aussi utiliser une solution à base d'éthylènediamine (EDA), de pyrocatechol et d'eau et travailler à environ 100°C . On obtient ainsi une excellente sélectivité dans les vitesses d'attaque selon les directions cristallographiques précitées.

On va décrire une variante du procédé de l'invention,

en référence aux figures 15 et 16.

De même que décrit ci-dessus, la première étape consiste à déposer une couche 110 de matériau diélectrique sur un substrat 111 en matériau monocristallin. La seconde étape (figure 15) consiste à graver par RIE une cavité 112 dans la couche 110.

La troisième étape consiste à déposer directement, sans se placer en conditions de sélectivité, du matériau polycristallin 113 sur le diélectrique 110, et du matériau monocristallin facetté 114 sur la surface 115 du substrat mise à nu par gravure de la cavité 112, ce matériau 114 formant une pyramide. De façon que la couche 113 soit en matériau bon conducteur et puisse servir de grille, on la dope très fortement pendant la phase de dépôt. Si le substrat 111 est en silicium, le dépôt est effectué en utilisant une phase gazeuse mère composée de SiH_4 dilué dans un gaz porteur (H_2 ou He par exemple). Afin de diminuer la vitesse de dépôt du polycristal sur la silice 110 (pour ne pas avoir une couche 113 trop épaisse lorsque la pyramide 114 est achevée), on peut ajouter du HCl dans la phase gazeuse, mais en quantité contrôlée afin de ne pas inhiber la nucléation du polysilicium 113 sur la silice 110. De préférence, le gaz dopant est alors de la phosphine PH_3 , de façon à obtenir du silicium fortement dopé de type n tant au niveau de la pyramide monocristalline qu'au niveau du dépôt polycristallin 113 sur la silice 110. L'avantage de cette variante est que l'on obtient directement la micropointe et la grille lors de la même opération.

On a représenté en figure 17 un mode de réalisation possible d'une source d'électrons conforme à l'invention. Pour ce mode de réalisation, la source est formée sur un substrat monocristallin 116 sur lequel est déposée une couche diélectrique 117, puis une couche conductrice de grille 118. La cavité 119 gravée dans les couches 117, 118 a une forme oblongue, ce qui fait que la cathode 120 a une forme de prisme allongé.

Il est bien entendu que les cavités pratiquées dans les couches 102, 103, 104 (figure 8) ou dans la couche 110 (figure 15) peuvent avoir une forme superficielle quelconque, dont les côtés peuvent être alignés ou non avec des axes particuliers du plan du substrat. En particulier si le substrat est en GaAs, du fait de l'anisotropie de croissance on veillera à orienter l'axe général des ouvertures selon une direction permettant un facettage optimal tel que (111) par exemple ou bien d'indices plus élevés encore, tels que (221) ou (331).

La source d'électrons conforme à l'invention peut être utilisée, seule ou en réseau de microsources, pour réaliser des dispositifs très divers, en lui adjointant une anode d'accélération d'électrons, et le cas échéant d'autres électrodes. On peut ainsi réaliser des dispositifs électroluminescents, des composants hyperfréquences, etc. On a représenté à titre d'exemple non limitatif, en figure 18, un composant électroluminescent 121 qui comporte une source d'électrons 122 et une anode 123 en matériau électroluminescent refermant la cavité 124 au fond de laquelle a été formée la pointe de cathode 125. La source 122 comporte dans l'ordre un substrat monocristallin 126, par exemple en silicium, une première couche diélectrique 127, une couche métallique de grille 128 et une seconde couche diélectrique 129, qui peut être la couche de passivation précitée. La couche d'anode 123 est déposée sous vide poussé sur la couche 129, par exemple comme décrit dans la Demande de Brevet français n° 88 90303.

On va maintenant décrire un procédé permettant la réalisation d'un adressage matriciel de chaque micropointe ou de groupes de micropointes.

On part d'un substrat isolant monocristallin 130 sur lequel est hétéroépitaxié un matériau conducteur ou semiconducteur 131 (Figure 19B). On pourra par exemple utiliser un matériau tel que silicium hétéroépitaxié sur saphir (SOS pour Silicon on Sapphire) ou bien silicium hétéroépitaxié sur zircone stabilisée à l'oxyde d'Yttrium (YSZ pour "Yttria Stabilised

Zirconia") ou bien encore silicium hétéroépitaxié sur sur Spinelle ($Mg Al_2 O_4$) ou tout autre substrat composite connu de l'homme de l'art. La couche de silicium hétéroépitaxié sera d'une épaisseur typique de quelques microns à une centaine de microns ; ce silicium sera d'autre part fortement dopé n de manière à présenter une résistivité de quelques 10^{-3} ohm.cm.

Avantageusement, on pourra utiliser une structure de départ présentée sur la figure 19A du type SIMOX ("Silicon isolation by IMplantation of OXygen") dans laquelle le silicium de la couche mince 132 est isolé du substrat 133 par une couche 134 formée par implantation ionique d'oxygène ou d'azote à très fortes doses (voir par exemple l'article de H.W. LAM IEEE Circuits and Devices Magazine Juillet 1987 vol. 3, n°4 page 6 pour plus de détails sur la méthode). On pourra aussi utiliser toute méthode connue de l'homme de l'art, de façon à obtenir une couche mince de silicium monocristallin sur un diélectrique non nécessairement monocristallin ; on pourra utiliser une méthode de recristallisation par lampe, par laser, par faisceau d'électrons ; on pourra utiliser une méthode type SDB (Silicon Direct Bonding) où la couche mince est obtenue par collage et amincissement ; on pourra utiliser une méthode de type épitaxie latérale forcée etc... Toutes ces méthodes sont rappelées par exemple dans la Demande de Brevet français 88 16212.

La suite des opérations sera décrite en relation avec un substrat de type SIMOX (Figure 19A) mais on pourrait utiliser un substrat type celui de la figure 19B.

La couche mince de silicium 132 est préalablement amenée à une épaisseur comprise typiquement entre quelques microns et une centaines de microns par épitaxie en phase vapeur. Elle est aussi dopée pendant cette même opération, de façon à amener sa résistivité à quelques 10^{-3} ohm.cm. On grave ensuite des bandes 135 de silicium de largeur typiquement de l'ordre de grandeur du pas de répétition des pointes, soit environ 10 μm , de façon à mettre à nu le diélectrique sous-jacent SiO_2 ou Si_3N_4 entre les bandes. Ces bandes sont

donc isolées entre elles comme le montre la figure 20. On dépose successivement sur cette structure trois couches : un diélectrique de grille 136, une métallisation de grille 137 et un diélectrique de passivation 138 (voir figure 21) ; on obtient sur chaque bande 135 de silicium monocristallin précédemment découpée une structure identique à celle représentée sur la figure 7. On réitère sur chaque bande de silicium monocristallin la suite d'opérations représentées sur les figures 8,9 e 10, de façon à obtenir la structure représentée sur la figure 22, où l'on a fait pousser des rangées de micropointes 139 sur chaque bande 135 de silicium monocristallin. On enduit ensuite l'ensemble de résine photosensible et on définit un masque de résine (non représenté) se présentant sous forme de bandes perpendiculaires aux bandes 135 de silicium monocristallin précédemment définies. On grave le diélectrique supérieur 138 et la métallisation de grille 137 de façon à isoler entre elles les différentes bandes supportant les grilles ; on peut graver le diélectrique grille 136 comme cela est représenté sur la figure 23, mais ceci n'est toutefois pas nécessaire.

Pour obtenir l'émission électronique sur un point seulement, on polarise la ligne j à une cinquantaine de Volts et on maintient la colonne k à la masse par exemple ; ou bien on polarise la ligne j à 25 V et la colonne k à - 25 V en maintenant l'ensemble des autres lignes et colonnes à la masse. Seul le point A situé à l'intersection de la ligne j et de la colonne k va émettre des électrons.

L'homme de l'art pourra aisément trouver d'autres variantes pour arriver à la structure représentée par la figure 23 en partant de la structure représentée figure 19A ou 19B.

REVENDICATIONS

1. Procédé de fabrication de sources d'électrons du type à émission de champ, caractérisé par le fait qu'il consiste à réaliser les pointes (4,109,114,120,125) de ces sources par croissance épitaxiale et facettée de matériau conducteur ou semi-conducteur sur des zones de germination délimitées (1A,106,108) de la surface monocristalline et au moins partiellement électriquement conductrice d'un support (1,1',101,111,116,126).

2. Procédé de fabrication selon la revendication 1, caractérisé en ce qu'il comporte les phases suivantes :

- formation d'une première couche isolante (2) à la surface de la couche monocristalline ;

- enlèvement de la couche isolante (2) sur des zones élémentaires convenablement orientés par rapport aux directions cristallographiques du plan du substrat ;

- croissance épitaxiale facettée de silicium dans les zones élémentaires du substrat ainsi apparentes pour former les pointes (4) ;

- dépôt d'une couche mince métallique (5) puis d'une seconde couche isolante (2') et d'une seconde couche mince métallique (3) sur l'ensemble,

- enlèvement de la seconde couche métallique et de la seconde couche isolante sur les pointes pour faire apparaître les pointes recouvertes de la première couche métallique formant les cathodes, la seconde couche métallique permettant de former par gravure le réseau de grilles associées.

3. Procédé de fabrication selon la revendication 1, caractérisé en ce qu'il comporte les phases suivantes :

- formation d'une première couche isolante (2) à la surface de la couche monocristalline (1), fortement dopée N⁺ ;

- enlèvement de la couche isolante (2) sur des zones élémentaires carrées d côtés convenablement orientés par rapport aux axes cristallographiques de la couche monocristalline ;

- croissance épitaxiale et facettée de matériau métallique ou semi-conducteur dans les zones élémentaires de la couche monocristalline ainsi apparentes, pour former les pointes (4) ;

- dépôt d'une seconde couche isolante (2') à la surface de l'ensemble ;

- enlèvement de la seconde couche isolante sur les pointes ;

- dépôt d'une couche mince métallique sur l'ensemble, qui, du fait de la géométrie de l'ensemble à la fin de la phase précédente, se dépose d'une part sur la couche isolante plane permettant de former un réseau de grilles (3), d'autre part sur les facettes des pointes pyramidales pour former les cathodes émettrices (4).

4. Procédé de fabrication selon l'une des revendications précédentes, caractérisé par le fait que la croissance épitaxiale est effectuée en utilisant une phase mère gazeuse dopée et diluée dans un gaz porteur.

5. Procédé selon la revendication 4, caractérisé par le fait que la phase gazeuse mère comporte du SiH₄ et que le gaz porteur est H₂ ou He.

6. Procédé selon la revendication 4 ou 5, caractérisé par le fait qu'on ajoute du HCl dans la phase gazeuse.

7. Procédé selon l'une des revendications 4 à 6, caractérisé par le fait que le gaz dopant est PH₃.

8. Procédé de fabrication selon l'une des revendications 2 à 7, caractérisé en ce que la première couche isolante (2) est réalisée par oxydation thermique de la couche monocristalline (1), les couches métalliques étant constituées de tungstène, et la seconde couche isolante de nitrure.

9. Procédé selon l'une des revendications 2 à 8, caractérisé par le fait que l'une au moins des couches isolantes est réalisée par dépôt.

10. Procédé selon la revendication 9, caractérisé par le fait que le dépôt est réalisé par l'un des procédés

suivants : évaporation, pulvérisation cathodique, ou procédé CVD.

11. Procédé de fabrication selon l'une des revendications 2 à 10, caractérisé en ce que l'enlèvement des couches dans les zones élémentaires est effectué par dépôt d'une résine de masquage, masquage, et enlèvement sélectif des zones non masquées.

12. Réseau d'émetteurs obtenus par le procédé de fabrication selon l'une quelconque des revendications 1 à 10, caractérisé en ce qu'un réseau de grilles a été gravé dans la couche mince métallique plane supérieure et en ce qu'un réseau de cathodes relie les pointes émettrices.

13. Procédé de réalisation de sources d'électrons de dispositifs à émission de champ, caractérisé par le fait que l'on dépose au moins une couche de matériau diélectrique (102,110), sur un substrat monocristallin (101,111), que l'on grave au moins une cavité (105,112) dans la couche déposée, et que l'on forme par croissance cristalline germinée sur le substrat et facettée une pointe de cathode (109,114) au fond de chaque cavité, une couche de matériau électriquement conducteur servant de grille (104,113) étant formée sur la couche de matériau diélectrique.

14. Procédé selon la revendication 13, caractérisé par le fait que la couche polycristalline (113) de matériau électriquement conducteur est formée au cours de la même opération de dépôt que la pointe monocristalline de cathode (114).

15. Procédé selon la revendication 14, utilisant un substrat en Si, caractérisé par le fait que la couche de matériau électriquement conducteur et la pointe de cathode sont formées en utilisant une phase gazeuse mère dopée et diluée dans un gaz porteur.

16. Procédé selon la revendication 15, caractérisé par le fait que la phase gazeuse mère comporte du SiH₄ et que le gaz porteur est H₂ ou He.

17. Procédé selon la revendication 15 ou 16, caractérisé par le fait que l'on ajoute du HCl dans la phase

gazeuse.

18. Procédé selon l'une des revendications 15 à 17, caractérisé par le fait que le gaz dopant utilisé est PH₃.

19. Procédé selon la revendication 13, caractérisé par le fait que la couche de matériau électriquement conducteur (104) est formée sur la couche diélectrique avant la gravure de la cavité.

20. Procédé selon la revendication 19, caractérisé par le fait que l'on dépose sur la couche de matériau électriquement conducteur une seconde couche (104) de matériau diélectrique.

21. Procédé selon l'une des revendications 19 ou 20, caractérisé par le fait que le matériau constituant la seconde couche diélectrique (104) est différent du matériau constituant la première couche diélectrique (102), et que l'on augmente la section de la cavité dans la première couche diélectrique par attaque chimique sélective.

22. Procédé selon la revendication 21, pour une première couche diélectrique en SiO₂, caractérisé par le fait que l'attaque chimique sélective est réalisée à l'aide de HF.

23. Procédé selon l'une des revendications 19 à 22, caractérisé par le fait que la pointe de microcathode est formée en conditions d'épitaxie sélective facetée.

24. Procédé selon la revendication 23, pour un substrat en Si, caractérisé par le fait que l'épitaxie sélective est réalisée dans un réacteur CVD à une température comprise entre 900 et 1100°C en utilisant un mélange gazeux comportant du SiH₄ + HCl ou SiH₂Cl₂ + HCl dans de l'hydrogène porteur.

25. Procédé selon la revendication 23, pour un substrat en AsGa, caractérisé par le fait que l'épitaxie sélective est réalisée entre 600 et 800°C dans un réacteur VPE en utilisant un mélange gazeux comportant du AsCl₃ dilué dans H₂ et une source de gallium solide.

26. Procédé selon la revendication 23, pour un substrat en AsGa, caractérisé par le fait que l'épitaxie sélective est réalisée dans un réacteur MOCVD à pression réduite.

27. Procédé selon l'une des revendications 20 à 26, caractérisé par le fait que l'on enlève par attaque chimique sélective la seconde couche de matériau diélectrique (104).

28. Procédé selon l'une des revendications 13 à 27, caractérisé par le fait que lorsque le facettage de la pointe de cathode ne permet pas d'obtenir de plans (111), on procède à une attaque chimique sélective ultérieure de cette pointe permettant d'obtenir ce facettage (111).

29. Procédé selon la revendication 28, pour un substrat en Si, caractérisé par le fait que l'on utilise pour l'attaque chimique sélective une solution à base d'ions hydroxydes tels que KOH ou NaOH.

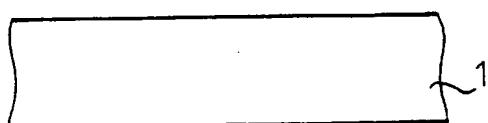
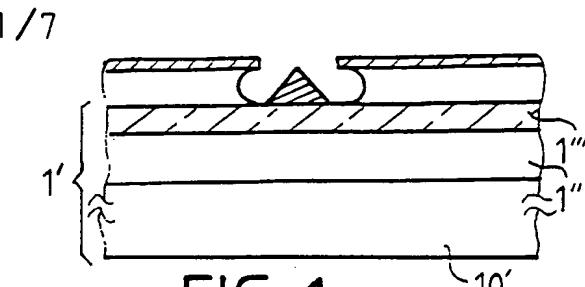
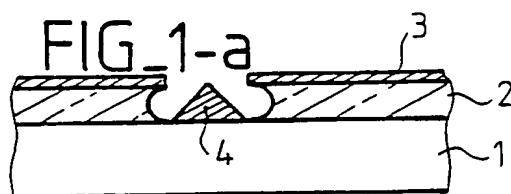
30. Procédé selon la revendication 28, caractérisé par le fait que l'on utilise pour l'attaque chimique sélective une solution à base d'éthylènediamine.

31. Source d'électrons du type à émission de champ, caractérisée par le fait qu'elle comporte, dans l'ordre, un substrat monocristallin (101,126) avec au moins une pointe de cathode en saillie (109,125), une couche diélectrique (102,127) et une couche en matériau électriquement conducteur (103,128), la pointe de cathode étant logée dans une cavité (105,124) de section à forme quelconque, pratiquée dans ces deux couches, et étant centrée par rapport à l'ouverture dans la couche conductrice.

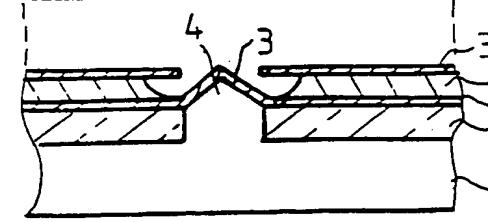
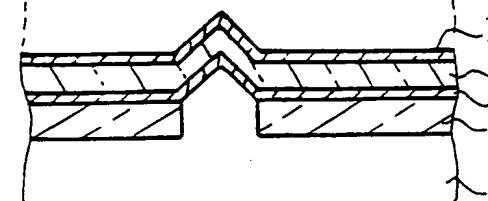
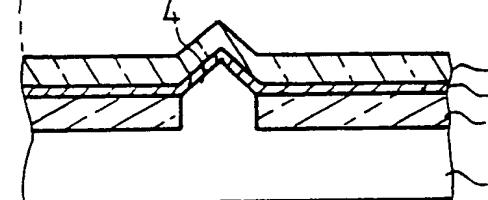
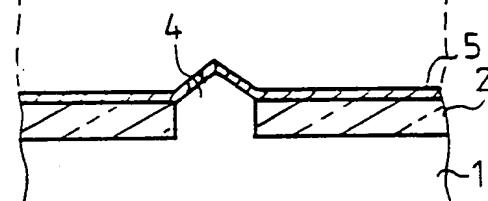
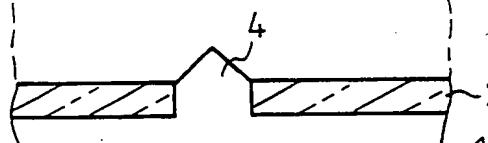
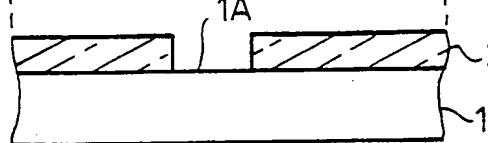
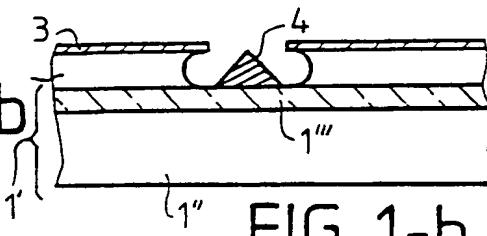
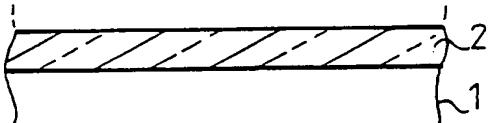
32. Composant utilisant une source d'électrons selon la revendication 31.

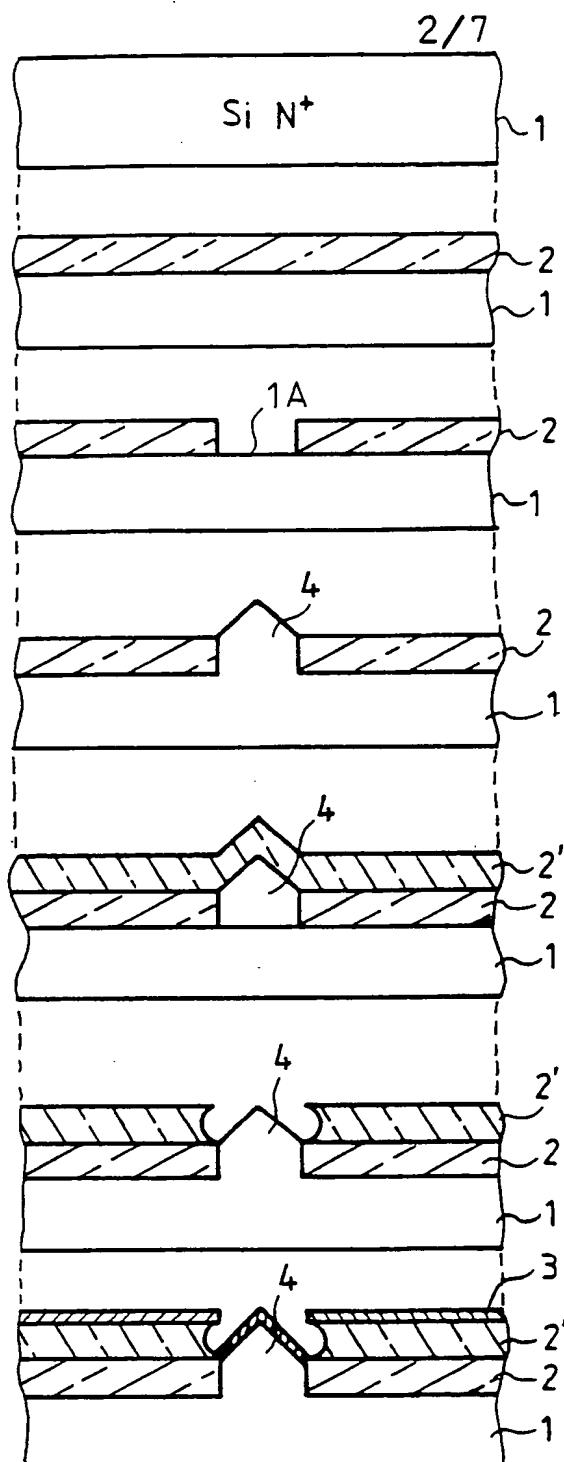
33. Composant selon la revendication 32, caractérisé par le fait que le composant est un composant électroluminescent (121) comportant une couche d'anode (123) en matériau électroluminescent refermant la cavité (124) au fond de laquelle a été formée la pointe de cathode (125).

34. Composant selon la revendication 32 ou 33, caractérisé par le fait qu'il a une structure matricielle en lignes et colonnes, chaque croisement de la matrice comportant au moins une source d'électrons selon la revendication 31.



FIG_1-c





FIG_3-a

FIG_3-b

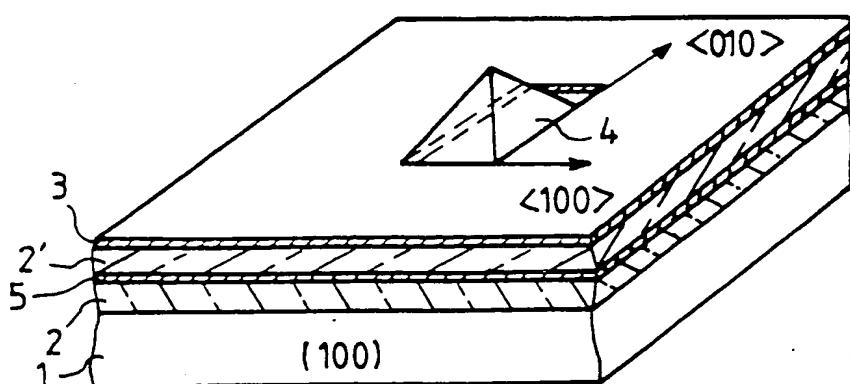
FIG_3-c

FIG_3-d

FIG_3-e

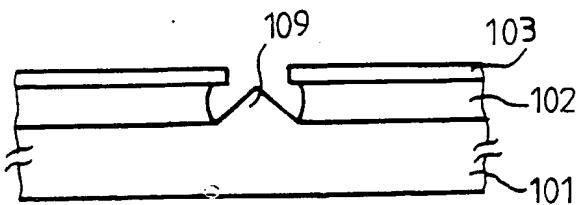
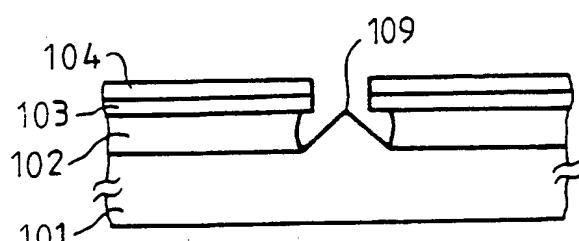
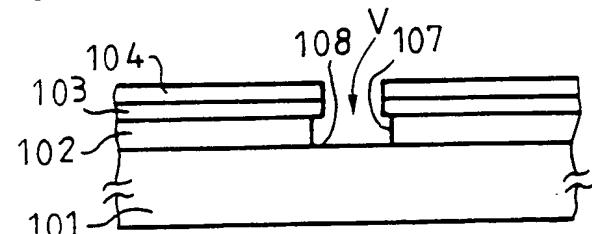
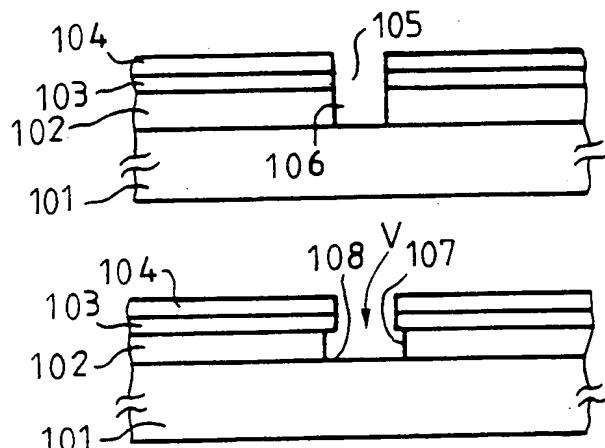
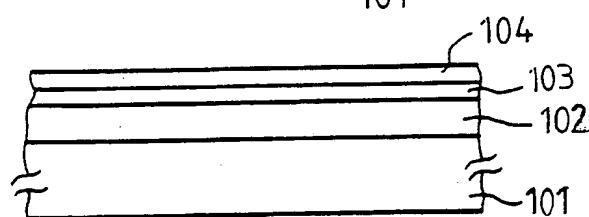
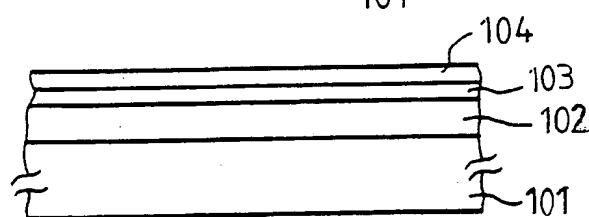
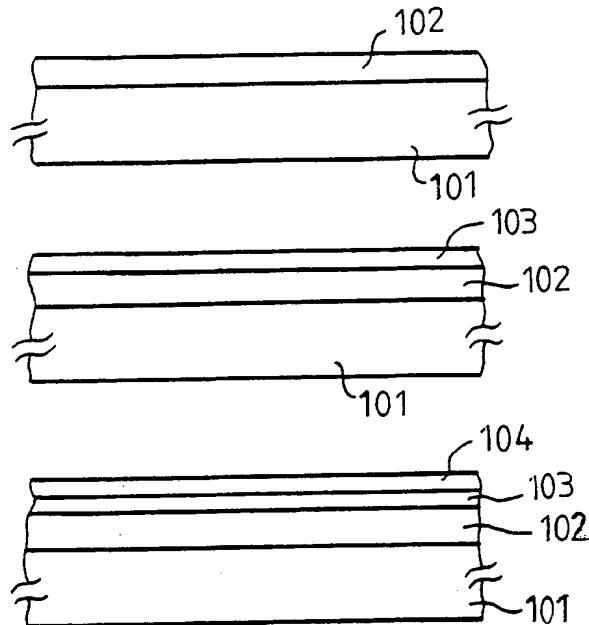
FIG_3-f

FIG_3-g



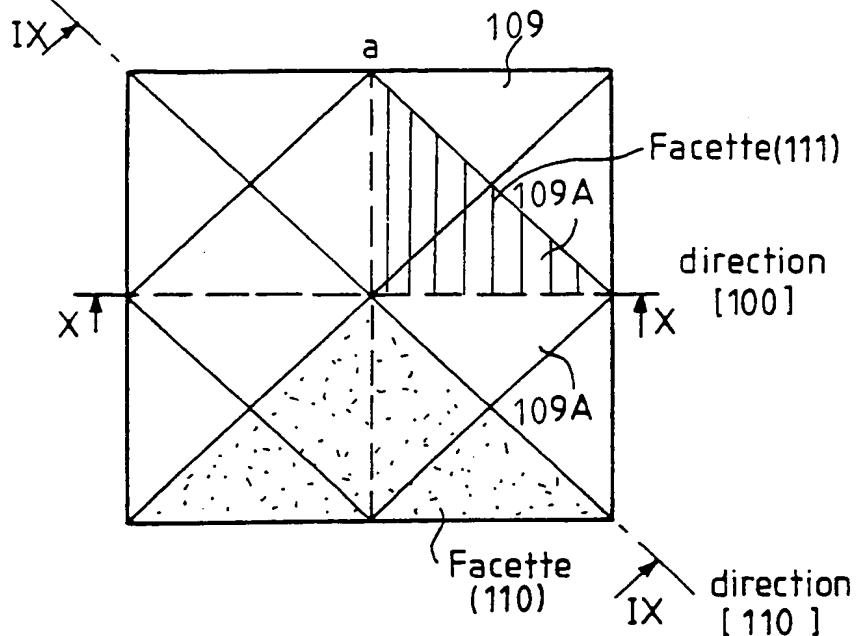
FIG_4

3/7

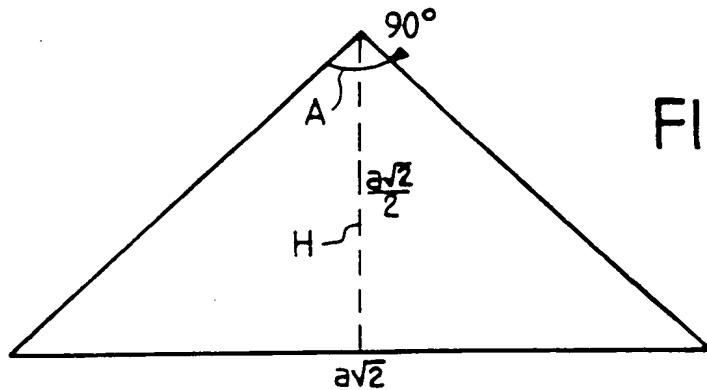


4/7

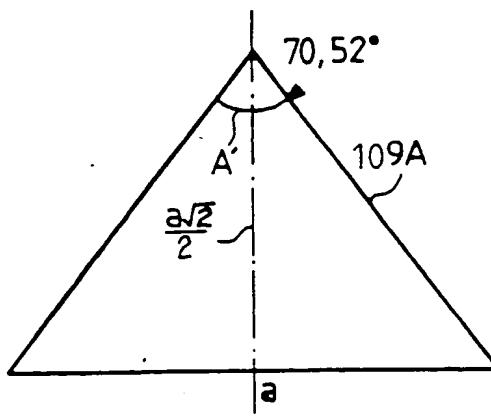
FIG_12



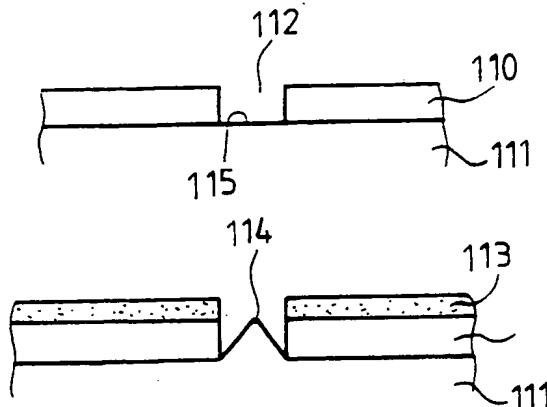
FIG_13



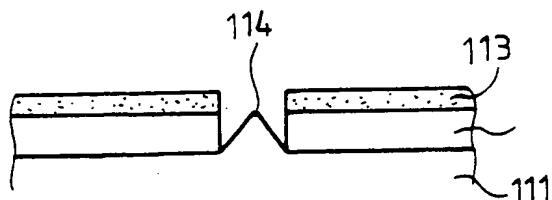
FIG_14



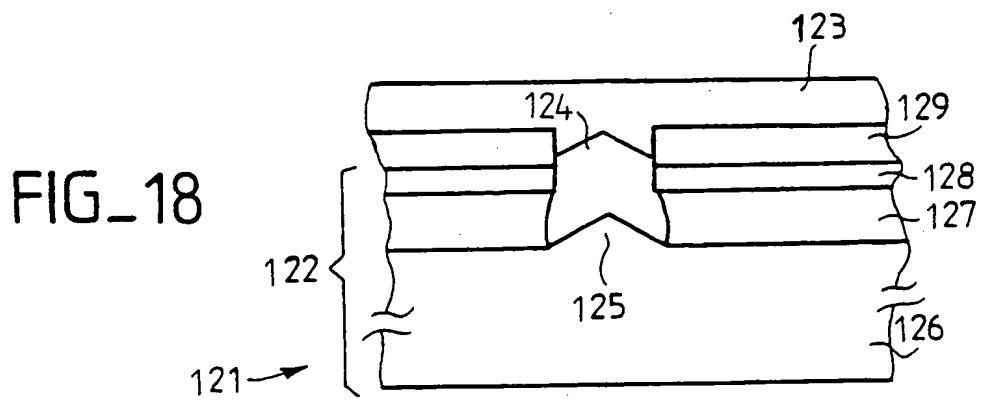
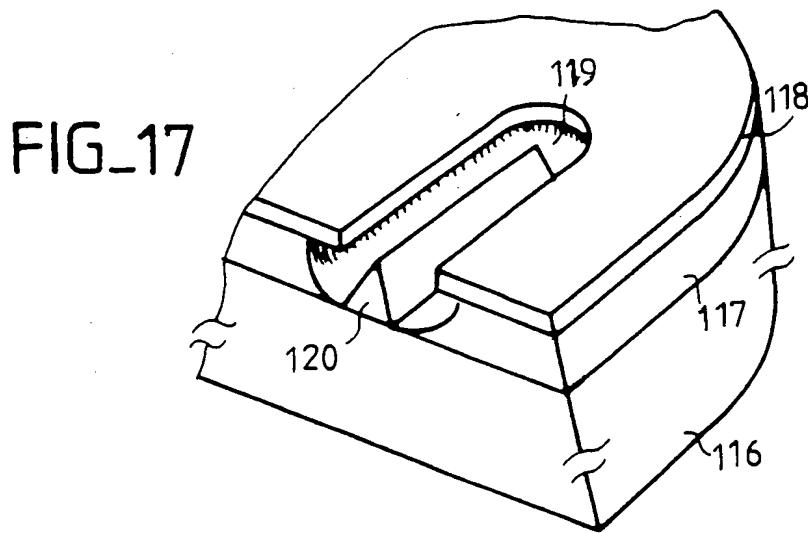
5/7



FIG_15

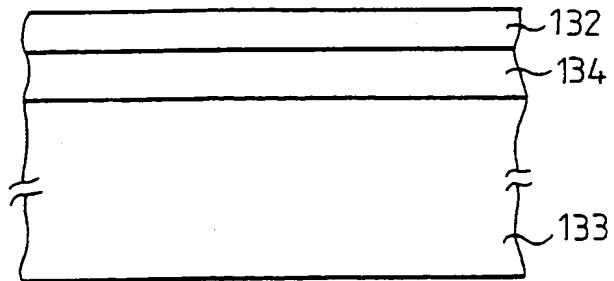


FIG_16

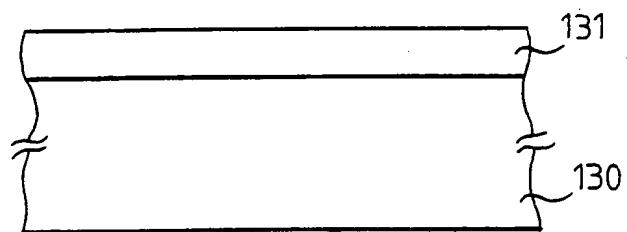


6 / 7

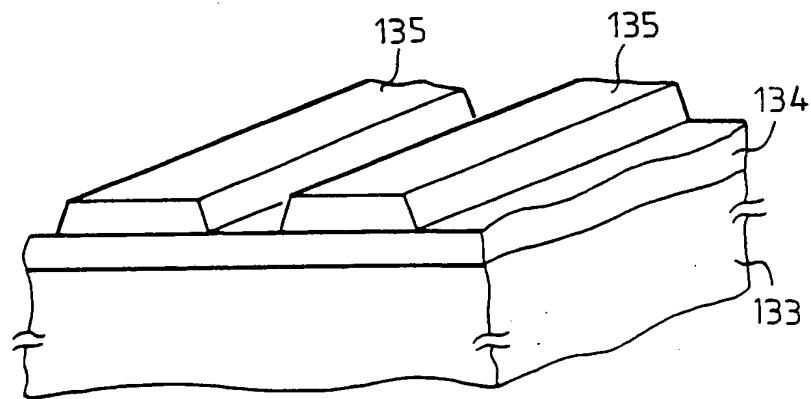
FIG_19-a



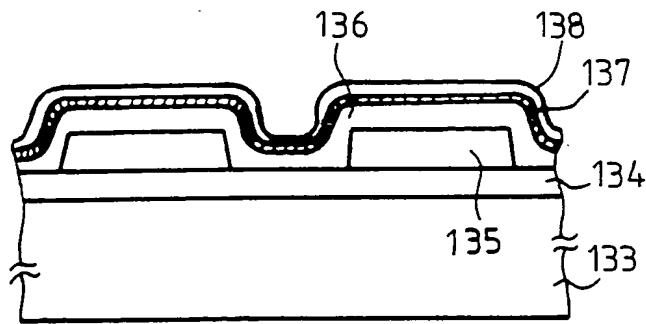
FIG_19-b



FIG_20

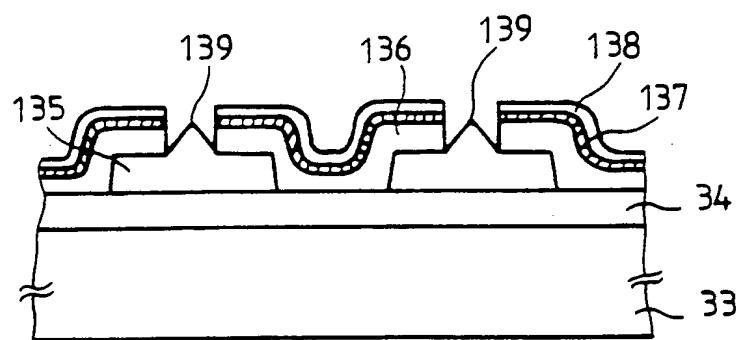


FIG_21

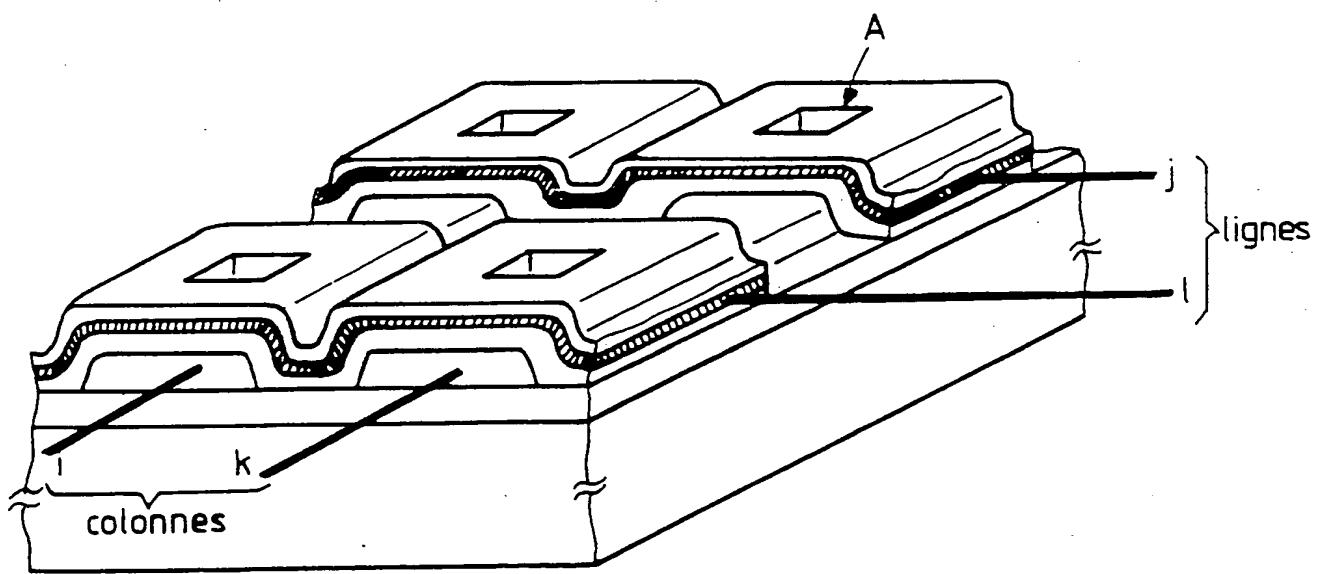


7/7

FIG_22



FIG_23



INTERNATIONAL SEARCH REPORT

International Application No PCT/FR 89/00142

I. CLASSIFICATION OF SUBJECT MATTER (if several classification symbols apply, indicate all) ⁶

According to International Patent Classification (IPC) or to both National Classification and IPC

Int.Cl. : H 01 J 9/02; H 01 J 1/30; H 01 J 3/02

II. FIELDS SEARCHED

Minimum Documentation Searched ⁷

Classification System ⁸	Classification Symbols
Int.Cl. ⁴ :	H 01 J 9/00, H 01 J 1/00, H 01 J 3/00, H 01 J 29/00, H 01 J 37/00, H 01 L 21/00

Documentation Searched other than Minimum Documentation
to the Extent that such Documents are Included in the Fields Searched ⁹

III. DOCUMENTS CONSIDERED TO BE RELEVANT*

Category ¹⁰	Citation of Document, ¹¹ with indication, where appropriate, of the relevant passages ¹²	Relevant to Claim No. ¹³
P,Y	EP, A, 0278405 (CANON K.K.) 17 August 1988, see column 15, line 15 - column 16, line 35; column 21, lines 11-19; column 23, line 50 - column 24, line 25; column 48, line 20 - column 49, line 20; column 51, line 1 - column 52, line 25; column 54, lines 4-50; figures 4,25,32,34,36,40	1,13,31
A	---	2,9,10,14, 20,32-34
Y	EP, A, 0130650 (L.E.P.) 9 January 1985, see claims 9-15	1,13
A	---	3
A	US, A, 4307507 (GRAY et al.) 29 December 1981, see figures; columns 2,3	1,11,12,13, 31
A	US, A, 4008412 (YUITO et al.) 15 February 1977, see figures 4-7; columns 6,7	1,8,11-13, 31
A	Extended Abstracts, vol. 86, No: 1, May 1986	./.

* Special categories of cited documents: ¹⁰

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance: the claimed invention cannot be considered novel or cannot be considered to involve an inventive step

"Y" document of particular relevance: the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

IV. CERTIFICATION

Date of the Actual Completion of the International Search

Date of Mailing of this International Search Report

6 July 1989 (06.07.89)

26 July 1989 (26.07.89)

International Searching Authority

Signature of Authorized Officer

European Patent Office

International Application No. PCT/FR 89/00142

III. DOCUMENTS CONSIDERED TO BE RELEVANT (CONTINUED FROM THE SECOND SHEET)		
Category *	Citation of Document, with indication, where appropriate, of the relevant passages	Relevant to Claim No
	(Pennington, N.J., US), H.H. Busta et al.: "Micro-machined tungsten field emitters", pages 403-404, see abstract No: 274	

ANNEX TO THE INTERNATIONAL SEARCH REPORT
ON INTERNATIONAL PATENT APPLICATION NO.

FR 8900142
SA 27951

This annex lists the patent family members relating to the patent documents cited in the above-mentioned international search report. The members are as contained in the European Patent Office EDP file on 19/07/89. The European Patent Office is in no way liable for these particulars which are merely given for the purpose of information.

Patent document cited in search report	Publication date	Patent family member(s)		Publication date
EP-A- 0278405	17-08-88	JP-A-	63207027	26-08-88
		JP-A-	63207028	26-08-88
		JP-A-	63216233	08-09-88
		JP-A-	63218118	12-09-88
		JP-A-	63221528	14-09-88
		JP-A-	63236240	03-10-88
		JP-A-	63237340	03-10-88
		JP-A-	63239750	05-10-88
		AU-A-	1134388	11-08-88
<hr/>				
EP-A- 0130650	09-01-85	FR-A, B	2548220	04-01-85
		JP-A-	60022105	04-02-85
		US-A-	4652077	24-03-87
<hr/>				
US-A- 4307507	29-12-81	None		
<hr/>				
US-A- 4008412	15-02-77	JP-A-	51021471	20-02-76
		DE-A, B, C	2536363	26-02-76
<hr/>				

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale N° PCT/FR 89/00142

I. CLASSEMENT DE L'INVENTION (si plusieurs symboles de classification sont applicables, les indiquer tous) ⁷

Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB

CIB⁴: H 01 J 9/02, H 01 J 1/30, H 01 J 3/02

II. DOMAINES SUR LESQUELS LA RECHERCHE A PORTÉ

Documentation minimale consultée *

Système de classification	Symboles de classification
CIB ⁴	H 01 J 9/00, H 01 J 1/00, H 01 J 3/00, H 01 J 29/00, H 01 J 37/00, H 01 L 21/00

Documentation consultée autre que la documentation minimale dans la mesure où de tels documents font partie des domaines sur lesquels la recherche a porté *

III. DOCUMENTS CONSIDÉRÉS COMME PERTINENTS ¹⁰

Catégorie *	Identification des documents cités, ¹¹ avec indication, si nécessaire, des passages pertinents ¹²	N° des revendications visées ¹³
P,Y	EP, A, 0278405 (CANON K.K.) 17 août 1988, voir colonne 15, ligne 15 - colonne 16, ligne 35; colonne 21, lignes 11-19; colonne 23, ligne 50 - colonne 24, ligne 25; colonne 48, ligne 20 - colonne 49, ligne 20; colonne 51, ligne 1 - colonne 52, ligne 25; colonne 54, lignes 4-50; figures 4,25, 32,34,36,40	1,13,31
A	--	2,9,10,14, 20,32-34
Y	EP, A, 0130650 (L.E.P.) 9 janvier 1985, voir revendications 9-15	1,13
A	--	3
A	US, A, 4307507 (GRAY et al.) 29 décembre 1981, voir figures; colonnes 2,3	1,11,12,13, 31
	--	. / .

* Catégories spéciales de documents cités: ¹¹

- « A » document définissant l'état général de la technique, non considéré comme particulièrement pertinent
- « E » document antérieur, mais publié à la date de dépôt international ou après cette date
- « L » document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)
- « O » document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens
- « P » document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée

« T » document ultérieur publié postérieurement à la date de dépôt international ou à la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention

« X » document particulièrement pertinent: l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive

« Y » document particulièrement pertinent: l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier.

« & » document qui fait partie de la même famille de brevets

IV. CERTIFICATION

Date à laquelle la recherche internationale a été effectivement achevée

6 juillet 1989

Date d'expédition du présent rapport de recherche internationale

26.07.89

Administration chargée de la recherche internationale

OFFICE EUROPEEN DES BREVETS

Signature du fonctionnaire autorisé

III. DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		(SUITE DES RENSEIGNEMENTS INDICUÉS SUR LA DEUXIÈME FEUILLE)
Catégorie *	Identification des documents cités, avec indication, si nécessaire, des passages pertinents	N° des revendications visées
A	US, A, 4008412 (YUITO et al.) 15 février 1977, voir figures 4-7; colonnes 6,7 --	1,8,11-13, 31
A	Extended Abstracts, vol. 86, no. 1, mai 1986 (Pennington, N.J., US), H.H. Busta et al.: "Micromachined tungsten field emitters", pages 403-404, voir résumé no. 274 -----	

**ANNEXE AU RAPPORT DE RECHERCHE INTERNATIONALE
RELATIF A LA DEMANDE INTERNATIONALE NO.**

FR 8900142
SA 27951

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche internationale visé ci-dessus.

Lesdits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du 19/07/89

Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets.

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
EP-A- 0278405	17-08-88	JP-A- 63207027 JP-A- 63207028 JP-A- 63216233 JP-A- 63218118 JP-A- 63221528 JP-A- 63236240 JP-A- 63237340 JP-A- 63239750 AU-A- 1134388	26-08-88 26-08-88 08-09-88 12-09-88 14-09-88 03-10-88 03-10-88 05-10-88 11-08-88
EP-A- 0130650	09-01-85	FR-A, B 2548220 JP-A- 60022105 US-A- 4652077	04-01-85 04-02-85 24-03-87
US-A- 4307507	29-12-81	Aucun	
US-A- 4008412	15-02-77	JP-A- 51021471 DE-A, B, C 2536363	20-02-76 26-02-76

THIS PAGE BLANK (USPTO)